

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-058878

(43)Date of publication of application : 28.02.1990

(51)Int.Cl.

H01L 31/10

H01L 21/76

H01L 27/14

(21)Application number : 63-211149

(71)Applicant :

NEC CORP

(22)Date of filing : 25.08.1988

(72)Inventor :

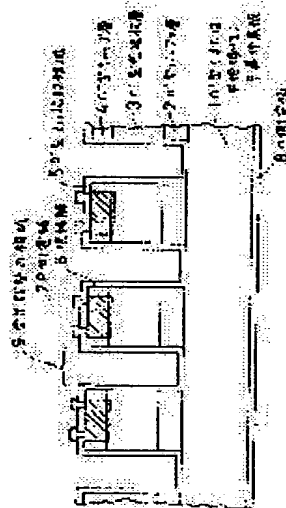
WATANABE ISAO

## (54) SEMICONDUCTOR PHOTO DETECTOR ARRAY

## (57)Abstract:

**PURPOSE:** To improve crosstalk in a low frequency region by eliminating a region between light receiving parts arranged in an array type, up to either one of a cap layer, a light absorbing layer, and a buffer layer, by etching.

**CONSTITUTION:** A region 9 between light receiving parts is eliminated by etching up to either one of an N- type cap layer 4, an N- type light absorbing layer 3, and an N+ type buffer layer 2. In the case where the region 9 is eliminated up to the N- type cap layer 4, the hetero interface between the N- type cap layer 4 and the N- type light absorbing layer 3 is eliminated. As a result, the recombination life of minority carrier and positive hole is short, and the diffusion length also becomes short. Thereby the transversal diffusion of positive hole is restrained. In the structure in which the region 9 is etched and eliminated up to the N- type light absorbing layer 3 or the N+ type buffer layer 2, there is no light absorbing region itself in which positive hole can diffuse, so that the transversal diffusion of positive hole itself is not possible to occur. The same fact holds in a structure wherein a semi-insulative substrate is used as the substrate 1, and an N-side electrode 8 is formed by using the substrate surface.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2000 Japanese Patent Office

⑬ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-58878

⑤ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)2月28日

H 01 L 31/10  
21/76  
27/14

A 7638-5F

7733-5F H 01 L 31/10  
7377-5F 27/14

A

審査請求 未請求 請求項の数 2 (全6頁)

⑭ 発明の名称 半導体受光素子アレイ

⑰ 特 願 昭63-211149

⑱ 出 願 昭63(1988)8月25日

⑲ 発 明 者 渡 邊 功 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
㉑ 代 理 人 弁理士 本庄 伸介

明 細 書

1. 発明の名称

半導体受光素子アレイ

光吸収層またはバッファ層のいずれかの層までエッチングにより除去され、かつ、該エッチング除去領域が半絶縁性半導体または絶縁性有機樹脂により埋め込まれていることを特徴とする半導体受光素子アレイ。

2. 特許請求の範囲

1. 第1導電型または半絶縁性の半導体基板に、第1導電型バッファ層、第1導電型光吸収層および第1導電型キャップ層が順次に積層された構造の半導体受光素子アレイにおいて、

アレイ状に配置された受光部間の領域が、該キャップ層、光吸収層またはバッファ層のいずれかの層までエッチングにより除去されている構造を有することを特徴とする半導体受光素子アレイ。

2. 第1導電型または半絶縁性半導体基板に、第1導電型バッファ層、第1導電型光吸収層および第1導電型キャップ層が順次に積層された構造の半導体受光素子アレイにおいて、アレイ状に配置された受光部間の領域が該キャップ層、

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、低クロストーク特性のフォトダイオード・アレイなどの半導体受光素子アレイに関する。

(従来の技術)

加入者系光通信システムやコンピュータ間光接続等に用いられる光並列伝送システムを実現するには、チャネル間クロストークの十分小さい発光、受光素子アレイが必要である。受光素子のクロストークに関しては、カプラン等がジャーナル・オブ・ライトウェイブ・テクノロジー(J.Lightwave Tech.) L T 4巻、No10、p1460-1469、Oct.(1986年)において、電氣的クロストー

クについての論理的検討を行っている。これによると、電気的クロストークを悪化させている原因は、 $n$ 側共通接地構造のアレイの場合、 $p$ 側電極間の配線間容量だけであり、これは高周波数領域でのクロストーク特性を悪化させるとされている。しかしながら、実際の受光素子アレイ及びマルチモード・ファイバ・アレイとの結合を考慮した場合には上記の結論は当てはまらなくなる。その理由を、第3図に示す従来構造の半導体受光素子アレイの断面図を用いて説明する。

第3図の半導体受光素子アレイにおいて、1は $n^+$ 型InP基板、2は $n^+$ 型InPバッファ層、3は $n^-$ 型InGaAs光吸収層、4は $n^-$ 型InPキャップ層、5は $p^+$ 型Zn拡散領域、7は $p$ 側電極、8は $n$ 側電極、11は空乏領域、12は光励起による正孔キャリア、13は絶縁層、14はマルチモード・ファイバ、15は出射光である。マルチモード・ファイバ14より、ファイバのNAで定まる広がり角度を持って出射された光15は受光面に到達する際、①光が受光部(空乏領域

6)より大きく広がった場合、②ファイバと受光素子アレイとの結合に軸ずれがあり、光が受光部からはみ出した場合、或いは、受光部(空乏領域6)の内部で空乏領域外との境界近傍(拡散長以内)に入射した場合、③光吸収層3のキャリア濃度が厚さに対して十分に低濃度化されておらずバイアス印加時においても空乏層端がバッファ層2まで達しずに光吸収層の途中にある場合、等の場合において、光励起による正孔キャリアは中性領域においても発生し、或いは、空乏領域からの横方向拡散により中性領域に到達する。中性領域には電界は印加されておらず、しかも、InPキャップ層4/InGaAs光吸収層3のヘテロ界面でのキャリア再結合寿命が大きいから、正孔キャリアの横方向拡散の拡散長は $\sim 40\mu\text{m}$ 以上にも達し、この中性領域での正孔キャリアの横方向拡散電流が隣接素子へのクロストークの原因となるのである。これは、レンズを用いてファイバと受光素子を結合した場合でもほぼ同様であり、さらに、受光部以外の領域に遮光マスクを付けた構造

でも②、③について成り立つ。正孔キャリアの横方向拡散電流の発生は、等価的には素子間分離インピーダンスを小さくするのでこの効果を考慮した等価回路を用いて50オーム負荷、配線間容量0.1pFの時のクロストークを計算した結果を第2図に符号aで示す。本図には、素子間分離インピーダンスを無限大にして計算して得たクロストークを符号bで示す。符号a、bで示すクロストーク特性の比較から、正孔キャリアの横方向拡散によるクロストークは低周波数領域の特性を悪化させているのがわかる。

(発明が解決しようとする課題)

以上の理由により、従来の受光素子アレイにおいては、正孔キャリアの横方向拡散電流が低周波数領域のクロストークを悪化させる原因となっていた。本発明は上述の欠点を克服し、低クロストーク特性の半導体受光素子アレイを実現することを目的とする。

(課題を解決するための手段)

本願の第1の発明は、第1導電型または半絶縁

性基板に、第1導電型バッファ層、第1導電型光吸収層および第1導電型キャップ層が順次に積層された構造の半導体受光素子アレイにおいて、アレイ状に配置された受光部間の領域が、該キャップ層、光吸収層またはバッファ層のいずれかの層までエッチングにより除去されている構造を有することを特徴とする半導体受光素子アレイである。

また、本願の第2の発明は、第1導電型または半絶縁性基板に、第1導電型バッファ層、第1導電型光吸収層および第1導電型キャップ層が順次に積層された構造の半導体受光素子アレイにおいてアレイ状に配置された受光部間の領域が該キャップ層、光吸収層またはバッファ層のいずれかの層までエッチングにより除去され、かつ、該エッチング除去領域が半絶縁性半導体または絶縁性有機樹脂により埋め込まれていることを特徴とする半導体受光素子アレイである。

(作用)

本発明は、上述の構成により従来の欠点を克服

した。第1図(a)は、本願の第1の発明である半導体受光素子の例を示す構造断面図であり、同図(b)はその平面図である。図において、 $n^+$ 型(または半絶縁性)半導体基板、2は $n^+$ 型バッファ層、3は $n^-$ 型光吸収層、4は $n^-$ 型キャップ層、3は $n^-$ 型InGaAs光吸収層、4は $n^-$ 型InPキャップ層、5は $p^+$ 型Zn拡散領域、6は絶縁層、7はp側電極、8はn側電極である。受光部間の領域9において $n^-$ 型キャップ層、 $n^-$ 型光吸収層、 $n^+$ 型バッファ層のいずれかの層までがエッチングにより除去されている。 $n^-$ 型キャップ層までが除去されている場合は、 $n^-$ 型キャップ4/ $n^-$ 型光吸収層3ヘテロ界面が除去されているので、この部分での少数キャリア、正孔の再結合寿命が短く、従って、拡散長も短くなり、正孔の横方向拡散は抑制される。一方、 $n^-$ 型光吸収層3、もしくは $n^+$ バッファ層2までエッチング除去されている構造では、正孔が拡散できる光吸収層自体自体がないから、正孔の横方向拡散自体が起り得なくなる。さらに、基板1に半絶縁

性基板を用い、基板表面でn側電極を形成した構造でも成り立つ。次に、本願の第2の発明である半導体受光素子の例を第1図(c)の構造断面図を用いて説明する。この図において1~9の部分は第1図(a)と共通であり、10の部分が付加された構造となっている。すなわち、 $n^-$ 型キャップ層、 $n^-$ 型光吸収層、 $n^+$ 型バッファ層のいずれかまでがエッチング除去された部分が、半絶縁性半導体、もしくは、絶縁性有機樹脂により埋め込まれ、表面が平坦化された構造となっている。この構造の採用により、正孔の横方向拡散が抑制されると同時に素子表面が平坦化され、電極配線等の工程が容易にでき、素子の歩留りを向上させることができる。

#### (実施例)

以下、本発明の実施例として、InGaAs/InP系pin型フォトダイオード・アレイを用いて説明するが、他の半導体系、例えば、InGaAs/InAlAs系、AlGaAs/GaAs系等についても本発明は同様に実施できる。第1図(a)及び(c)に示

す半導体受光素子アレイを以下の工程によって製作した。

#### (第1の実施例)

第1図(a)に断面図で示し、同図(b)に平面図で示す本発明の第1の実施例の製作においては、まず $n^+$ 型InP基板1上に、 $n^+$ 型InPバッファ層2を1 $\mu\text{m}$ 厚に、キャリア濃度 $\sim 2 \times 10^{18} \text{cm}^{-3}$ の $n^-$ 型In<sub>0.53</sub>Ga<sub>0.47</sub>As光吸収層3を3 $\mu\text{m}$ 厚に、キャリア濃度 $\sim 1 \times 10^{18} \text{cm}^{-3}$ の $n^-$ 型InPキャップ層4を1 $\mu\text{m}$ 厚に順次ハイドライド気相成長法を用いて成長する。次にSiO<sub>2</sub>拡散マスクを用いてアレイ状に配置された直径100 $\mu\text{m}$ の円形領域にZn拡散を深さ1 $\mu\text{m}$ まで行いp-n接合を形成する。次に、このSiO<sub>2</sub>マスクをさらにパターン化してエッチングマスクとし、ブロムメタノール液により、受光部間の領域を表面から $n^+$ 型InPバッファ層2までの三層をエッチング除去する。これにプラズマCVD法によりSiN膜をパッシベーション膜6として形成、基板研磨の後、p側電極7をAuZnで、n側電極8をAuGe

で蒸着形成した。

#### (第2の実施例)

第1図(c)に断面図で示す本発明の第2の実施例の製作においては、まず半絶縁性InP基板1上に $n^-$ 型InPバッファ層2を1 $\mu\text{m}$ 厚に、キャリア濃度 $\sim 2 \times 10^{18} \text{cm}^{-3}$ の $n^-$ 型In<sub>0.53</sub>Ga<sub>0.47</sub>As光吸収層3を3 $\mu\text{m}$ 厚に、キャリア濃度 $\sim 1 \times 10^{18} \text{cm}^{-3}$ の $n^-$ 型InPキャップ層4を1 $\mu\text{m}$ 厚に順次ハイドライド気相成長法を用いて成長する。次にSiO<sub>2</sub>拡散マスクを用いてアレイ状に配置された直径100 $\mu\text{m}$ の円形領域にZn拡散を深さ1 $\mu\text{m}$ まで行いp-n接合を形成する。次に、このSiO<sub>2</sub>マスクをさらにパターン化してエッチングマスクとし、ブロムメタノール液により、受光部間の領域と後に引出し電極パッドを形成する領域を、表面から $n^+$ 型InPバッファ層2までの三層をエッチング除去する。これにプラズマCVD法によりSiN膜をパッシベーション膜6を形成した後、基板表面の平坦化のためにスピコート法によりポリイミドを $\sim 4 \mu\text{m}$ 塗布し、エ

エッチング除去された部分以外の部分のポリイミドをネガレジストを用いて選択的に剝離する。第1図(c)には受光部間の領域9に残されたポリイミドを有機樹脂の平坦化領域10として示してある。基板研磨の後、p側電極7をAuZnで、n側電極8をAuGeで蒸着形成し、低配線容量化のために、ボンディングパッドはp電極よりポリイミド上に引き出して配線した。

#### (発明の効果)

これらの第1及び第2の実施例のいずれによっても低周波数領域でのクロストークが改善された。その測定結果を第2図中に白丸印で、また、従来構造の素子のクロストーク測定結果を黒丸印で示す。低周波数領域では、クロストーク値が従来の100分の1以下のアレイ素子が得られた。また、第2の実施例ではエッチングによる段差部に引出し電極を形成したにもかかわらず、段差部での電極配線切れが発生せず、ポリイミド等で平坦化しない構造と較べて歩留りが向上した。

このように、本発明の構造により低クロストーク

の半導体受光素子アレイが得られ、その価値は大きい。

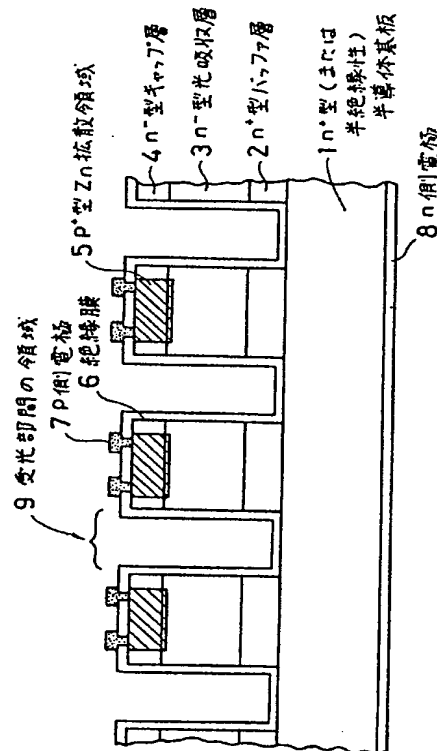
#### 4. 図面の簡単な説明

第1図(a)は本願の第1の実施例を示す断面図、第1図(b)はその実施例の平面図、第1図(c)は本願の第2の実施例を示す断面図、第2図は本発明の実施例および従来の半導体受光素子アレイにおける信号周波数とクロストークとの関係を示す特性図、第3図は従来の半導体受光素子アレイを示す断面図である。

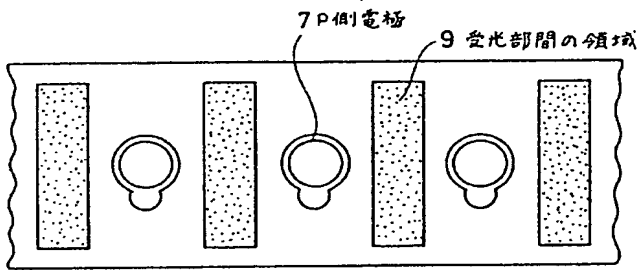
図において、1は $n^+$ 型(または半絶縁性)半導体基板、2は $n^+$ 型バッファ層、3は $n^-$ 型光吸収層、4は $n^-$ 型キャップ層、5は $p^+$ 型Zn拡散領域、6は絶縁層、7はp側電極、8はn側電極、9は受光部間の領域において、 $n^-$ 型キャップ層、 $n^-$ 型バッファ層のいずれかまでがエッチング除去されている部分、10は半絶縁性半導体(または絶縁性有機樹脂)による埋め込み平坦化領域、11は空乏領域、12は光励起による

正孔キャリア、13は絶縁層、14はマルチモード・ファイバ、15は出射光である。

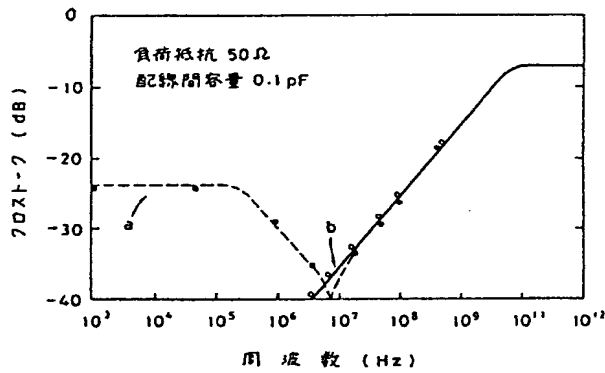
代理人 弁理士 本 庄 伸 介



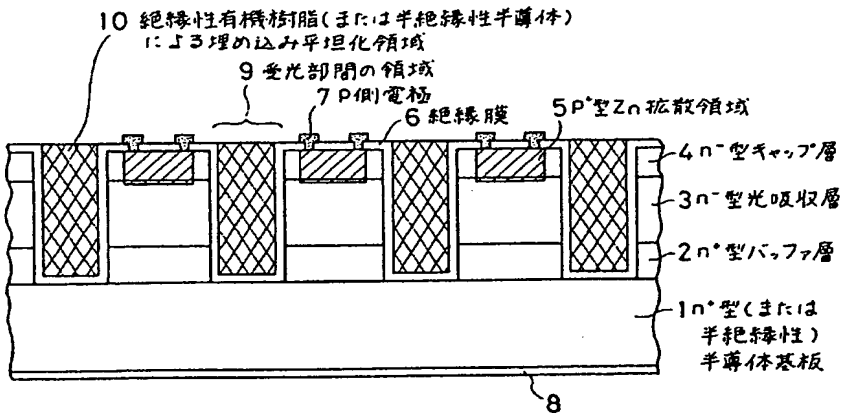
第1図(a)



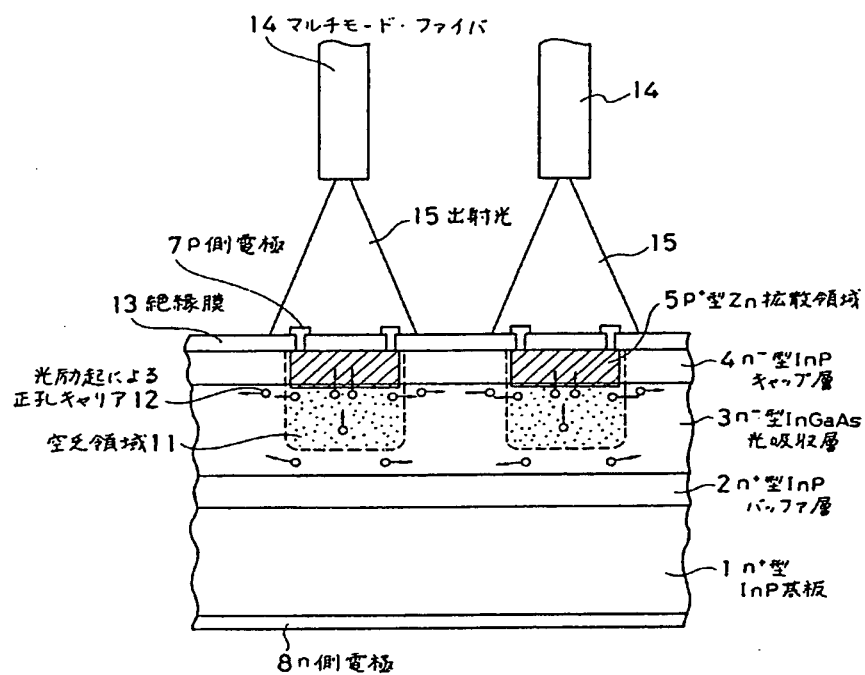
第 1 図 (b)



第 2 図



第 1 図 (c)



第 3 図